

**BENEMÉRITA UNIVERSIDAD AUTONOMA DE PUEBLA  
VICERRECTORIA DE DOCENCIA**

**DIRECCION GENERAL DE EDUCACION SUPERIOR**

**UNIDAD ACADEMICA:  
FACULTAD DE CIENCIAS DE LA COMPUTACIÓN**

**CARRERA:  
INGENIERIA EN CIENCIAS DE LA COMPUTACIÓN**

**NUMERO  
DE CODIGO Y NOMBRE DEL CURSO:  
ARQUITECTURA AVANZADA DE COMPUTADORAS**

**FECHA DE ELABORACION DEL CURSO:  
ABRIL DE 2000**

**NIVEL  
EN QUE SE UBICA EN EL MAPA CURRICULAR:  
FORMATIVO**

**NOMBRE(S)  
DE EL (LOS) PROFESORES QUE ELABORARON EL PROGRAMA:  
M.C. Mario Mauricio Bustillo Díaz  
M.C. Santiago Domínguez Domínguez  
M.C. Juan Mejía Palafox  
M.C. Carlos Celaya Borges**

# BENEMÉRITA UNIVERSIDAD AUTONOMA DE PUEBLA

## ESQUEMA DEL CURSO

### TITULO DEL CURSO

ARQUITECTURA AVANZADA DE COMPUTADORAS

### CODIGO

NUEVA 15

### CREDITOS

10

H.T. 3

H.P. 4

### PRERREQUISITOS

ICC 205 : ARQUITECTURA DE COMPUTADORAS

### OBJETIVOS GENERALES DEL CURSO

Este curso proporcionará al estudiante los conocimientos relacionados con paralelismo y computadoras paralelas.

### OBJETIVOS ESPECIFICOS

Al final de este curso el estudiante deberá conocer y manejar términos relacionados con paralelismo, arquitecturas paralelas.

### CONTENIDO Y ESQUEMA DEL CURSO

1. FUNDAMENTOS DE DISEÑO
  - 1.1 Abstracción de la comunicación
  - 1.2 Requisitos del modelo de programación
  - 1.3 Nombres y ordenamiento
  - 1.4 Comunicación y replicación
  - 1.5 Comportamiento
  
2. LOS MICROPROCESADORES COMO BLOQUES DE CONSTRUCCIÓN
  - 2.1 Tendencias de los sistemas de desarrollo
    - 2.1.1 Avances en hardware, software y aplicaciones.
  - 2.2 Principios del diseño de un procesador
    - 2.2.1 Lo básico de una instrucción en pipeline
    - 2.2.2 CISC y RISC
    - 2.2.3 Enfoques para enriquecimiento arquitectural
  - 2.3 Familias de arquitectura de microprocesadores
    - 2.3.1 Principales familias arquitecturales

- 2.3.2 Procesadores super-escalares versus super-pipelined
- 2.3.3 Microprocesadores enclaustrados
- 2.4 Casos de estudio de microprocesadores
  - 2.4.1 Microprocesador Alpha 21164 de Digital
  - 2.4.2 Procesador Intel Pentium Pro
- 2.5 Post-Risc, multimedia y VLIW
  - 2.5.1 Características de un procesador post-RISC
  - 2.5.2 Extensiones multimedia
  - 2.5.3 La arquitectura VLIW
- 2.6 El futuro de los microprocesadores
  - 2.6.1 Tendencias en *hardware* y límites físicos
  - 2.6.2 Futuro en retos y carga de trabajo
  - 2.6.3 Futuro en arquitecturas de microprocesadores
- 3. ARQUITECTURA DE SISTEMAS
  - 3.1 Tecnología SMP y CC-NUMA
    - 3.1.1 Arquitectura multiprocesador
    - 3.1.2 Servidores SMP comerciales
    - 3.1.3 La tarjeta servidor Intel SHV
  - 3.2 Sistema Sun Ultra Enterprise 1000
    - 3.2.1 La arquitectura Ultra E-10000
    - 3.2.2 Arquitectura de la tarjeta del sistema
    - 3.2.3 Soporte para escalabilidad y disponibilidad
    - 3.2.4 Rendimiento y dominio dinámico
  - 3.3 Exemplar clase-x HP/convex
    - 3.3.1 La arquitectura del sistema Exemplar X
    - 3.3.2 Ambiente de programación
  - 3.4 La Sequent NUMA-Q 2000
    - 3.4.1 Arquitectura NUMA-2000
    - 3.4.2 Ambiente de programación para NUMA-Q
    - 3.4.3 Rendimiento de la NUMA-Q
  - 3.5 El super-servidor SG/Cray Origin 2000
    - 3.5.1 Metas de diseño de la origin 2000
    - 3.5.2 La arquitectura Origin 2000
    - 3.5.3 El ambiente celular IRIS
    - 3.5.4 Rendimiento de la Origin 2000
  - 3.6 Comparación de arquitecturas CC-NUMA
- 4. SOPORTE DE CLUSTERING Y DISPONIBILIDAD
  - 4.1 Retos en clustering
    - 4.1.1 Clasificación, arquitectura y metas de diseño de clusters
  - 4.2 Disponibilidad de soporte para clustering
    - 4.2.1 Concepto de disponibilidad
    - 4.2.2 Técnicas de disponibilidad
    - 4.2.3 Puntos de revisión y recuperación de fallas
  - 4.3 Soporte para la imagen única del sistema
    - 4.3.1 Capas de la imagen única del sistema
    - 4.3.2 Entrada única y jerarquía única de archivos
    - 4.3.3 E/S única, red y espacio de memoria
  - 4.4 Imagen única del sistema en Solaris MC
    - 4.4.1 Sistema global de archivos
    - 4.4.2 Manejo global de procesos
    - 4.4.3 Imagen de sistema única de FIS
  - 4.5 Manejo de tareas en clusters
    - 4.5.1 Sistema de manejo de tareas
    - 4.5.2 Facilidad para compartir carga

## 5. CLUSTERS DE SERVIDORES Y ESTACIONES DE TRABAJO

- 5.1 Productos de clusters y proyectos de investigación
  - 5.1.1 Apoyo a las tendencias en productos de clusters
  - 5.1.2 Clusters de servidores SMP
  - 5.1.3 Clusters de proyectos de investigación
- 5.2 Microsoft Wolfpack para cluters NT
  - 5.2.1 Configuraciones Microsoft Wolfpack
  - 5.2.2 Clusters multiservidor
  - 5.2.3 Clusters con disponibilidad activa
  - 5.2.4 Clusters multiservidor tolerante a fallas
- 5.3 El sistema IBM SP
  - 5.3.1 Metas y estrategias de diseño
  - 5.3.2 La arquitectura del sistema SP2
  - 5.3.3 FIS y conexión entre redes
  - 5.3.4 Los programas del sistema SP
- 5.4 E1 TruCluster Digital
  - 5.4.1 La arquitectura TruCluster
  - 5.4.2 La interconexión del canal de memoria
  - 5.4.3 Programando el TruCluster
  - 5.4.4 Programas del sistema TruCluster
- 5.5 El proyecto Berkeley Now
  - 5.5.1 Mensajes activos para rápida comunicación
  - 5.5.2 GLUnix para manejo global de recursos
  - 5.5.3 El sistema de archivos en red sin servidor xFs
- 5.6 TreadMarks: Un programa que implementa cluster DSM
  - 5.6.1 Condiciones de frontera
  - 5.6.2 Interfaz de usuario para DSM
  - 5.6.3 Resultados de implementación

## CRITERIOS DE EVALUACIÓN

1. Los exámenes parciales representan el 40% de la calificación total
2. Entrega y validación de un proyecto 40% de la calificación total
3. Las tareas serán evaluadas con un peso del 10 % de la calificación total
4. La participación en clase será evaluada con el 10% de la calificación total
5. Se aplicará un examen final en caso de no aprobar con el proceso anterior
6. Se podrá sustituir un examen con la exposición del proyecto final

## TEXTOS Y REFERENCIAS REQUERIDAS

1. Parallel Computer Architecture: A Hardware 1 Software Approach. Morgan Kauffman Publishers, 1998.
2. Scalable Parallel Computing. Kai Hwang, Chiwei Xu. McGraw-Hill. 1998.